

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003272998 A**

(43) Date of publication of application: **26.09.03**

(51) Int. Cl. **H01L 21/027**
G03F 1/08
G03F 1/14
G03F 7/20

(21) Application number: **2002069935**

(71) Applicant: **mitsubishi electric corp**

(22) Date of filing: **14.03.02**

(72) Inventor: **sumiya hiroaki**

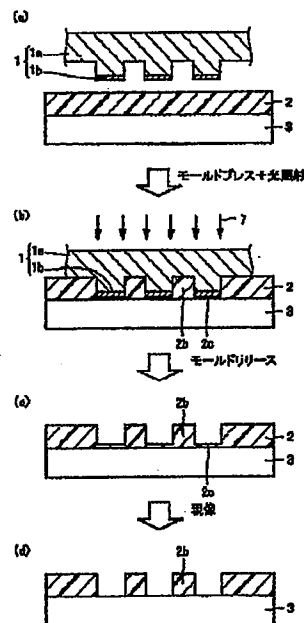
(54) **FABRICATION METHOD OF SEMICONDUCTOR
DEVICE AND MOLD FOR FABRICATING THE
SAME**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a fabrication method of a semiconductor device in which an etching process is eliminated by removing residue of a pattern obtained from mold pressing, and even a fine pattern having a size equal to a wavelength of irradiated light or less can be formed.

SOLUTION: A fabrication method of semiconductor device includes a process for pressing a mold 1 having a pattern formed thereon to a negative-type photoresist 2, a process for selectively irradiating an irradiated light 7 to the photoresist 2 by pressing the mold 1 to the photoresist 2 through the mold 1, and a process for patterning the photoresist 2 by removing an area of the photoresist 2 where the irradiated light 7 is not irradiated by developing the photoresist 2.

COPYRIGHT: (C)2003,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-272998

(P2003-272998A)

(43)公開日 平成15年9月26日(2003.9.26)

(51)Int.Cl. ⁷	識別記号	F I	テ-グ-ト*(参考)
H 0 1 L 21/027		G 0 3 F 1/08	A 2 H 0 9 5
G 0 3 F 1/08		1/14	B 5 F 0 4 6
1/14		7/20	5 2 1
7/20	5 2 1	H 0 1 L 21/30	5 0 2 D

審査請求 未請求 請求項の数11 O L (全 7 頁)

(21)出願番号 特願2002-69935(P2002-69935)

(22)出願日 平成14年3月14日(2002.3.14)

(71)出願人 00006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 炭谷 博昭

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 100064746

弁理士 深見 久郎 (外4名)

Fターム(参考) 2H095 BA04 BA06 BA07 BB02 BC09

BC27 BC28

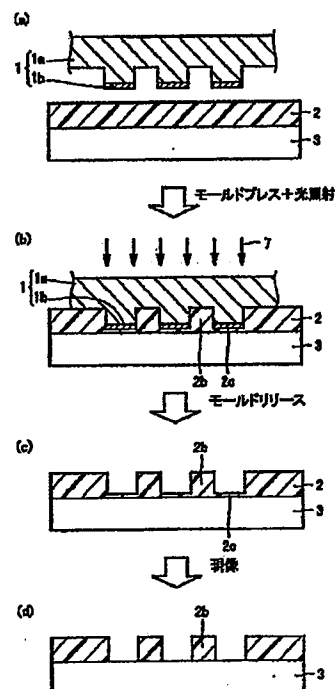
5F046 AA25 CB17

(54)【発明の名称】 半導体装置の製造方法および半導体装置製造用モールド

(57)【要約】

【課題】 モールドプレスすることにより得られたパターンの残渣をなくすことでエッチング工程をなくし、照射光の波長以下の微細パターンまで形成可能な半導体装置の製造方法を提供する。

【解決手段】 本発明の半導体装置の製造方法は、パターンの形成されたモールド1をネガ型のフォトレジスト2に押し付ける工程と、モールド1をフォトレジスト2に押し付けた状態で、照射光7をモールド1を通じてフォトレジスト2に選択的に照射する工程と、フォトレジスト2を現像することによりフォトレジスト2の照射光7が照射されていない領域を除去してフォトレジスト2をパターンニングする工程とを備えている。



【特許請求の範囲】

【請求項1】 パターンの形成されたモールドをフォトレジストに押し付ける工程と、
前記モールドを前記フォトレジストに押し付けた状態で、照射光を前記モールドを通じて前記フォトレジストに選択的に照射する工程と、
前記フォトレジストを現像することにより、前記フォトレジストの前記照射光が照射されていない領域を除去して、前記フォトレジストをパターンニングする工程とを備えた、半導体装置の製造方法。

【請求項2】 前記モールドは、前記フォトレジストに押し付けられる表面に凹凸よりなる前記パターンを有する基体と、前記凹凸の凸部先端面に前記照射光の透過を遮る遮光膜とを有していることを特徴とする、請求項1に記載の半導体装置の製造方法。

【請求項3】 前記基体は前記照射光に対して透明であることを特徴とする、請求項1または2に記載の半導体装置の製造方法。

【請求項4】 前記基体および前記フォトレジストの前記照射光に対する屈折率が等しいことを特徴とする、請求項1〜3のいずれかに記載の半導体装置の製造方法。

【請求項5】 前記基体の前記凸部により圧縮された前記フォトレジストの厚みが前記照射光の波長の $1/4$ 以下になるまで、前記モールドにより前記フォトレジストに加圧することを特徴とする、請求項1〜4のいずれかに記載の半導体装置の製造方法。

【請求項6】 前記照射光はUV光およびエキシマ光のいずれかであることを特徴とする、請求項1〜5のいずれかに記載の半導体装置の製造方法。

【請求項7】 前記モールドは、基板とパターン部との積層構造よりなる基体を有しており、前記基板とパターン部との両方が前記照射光に対して透明であり、かつ前記パターン部および前記フォトレジストの前記照射光に対する屈折率が等しいことを特徴とする、請求項1〜6のいずれかに記載の半導体装置の製造方法。

【請求項8】 前記モールドを前記フォトレジストに押し付ける工程は、前記フォトレジストにブリークを施すことにより前記フォトレジスト中の溶媒を放出し、かつ前記フォトレジストを軟化点まで加熱した状態で行なわれることを特徴とする、請求項1〜7のいずれかに記載の半導体装置の製造方法。

【請求項9】 フォトレジストにパターンを形成するために前記フォトレジストに押し付ける半導体装置製造用モールドであって、
前記フォトレジストに押し付けられる表面に凹凸よりなるパターンを有する基体と、
前記凹凸の凸部先端面に前記照射光の透過を遮る遮光膜とを備えた、半導体装置製造用モールド。

【請求項10】 前記基体は前記フォトレジストに照射する照射光に対して透明であることを特徴とする、請求

項9に記載の半導体装置製造用モールド。

【請求項11】 前記基体の前記照射光に対する屈折率が前記フォトレジストの前記照射光に対する屈折率と等しいことを特徴とする、請求項9または10に記載の半導体装置製造用モールド。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法および半導体装置製造用モールドに関するものであり、特に、パターン形成されたモールドを、基板上に塗布されたレジストに押し付けてレジストパターンの形成を行なうナノインブリントリソグラフィ技術に関するものである。

【0002】

【従来の技術】ナノインブリントリソグラフィ技術の基本原理解は、たとえば以下の文献1に記載されている。

【0003】文献1：S. Y. Chou et al., "Nanoimprint lithography", J. Vac. Sci. Technol. B 14(6), Nov/Dec 1996, pp.4129-4133

図4は、上記文献1に示されたナノインブリントリソグラフィ技術の基本原理解を示す図である。図4(a)を参照して、まず基板103の表面上にフォトレジスト102が塗布される。このフォトレジスト102のガラス転位点温度以上に基板103が加熱され、それにより軟化したフォトレジスト102にモールド101が押し付けられる。このモールド101の表面には、凹凸よりなるパターンが形成されている。

【0004】図4(b)を参照して、モールド101をフォトレジスト102に押し付けた状態で、基板103の温度がフォトレジスト102のガラス転位点温度以下に下げられる。この後、モールド101がフォトレジスト102から引き離される。

【0005】このとき、モールド101のパターンの凸部で圧縮された領域には、フォトレジスト102の残渣102aが残っている。このため、この残渣102aが、たとえばECR (Electron Cyclotron Resonance) エッチングなどで除去される。

【0006】図4(c)を参照して、上記のエッチングにより、所望のレジストパターン102を得ることができ。

【0007】またナノインブリントリソグラフィ技術において上記と異なる方式が以下の文献2に記載されている。

【0008】文献2：T. Bailey et al., "Step and flash imprint lithography: Template surface treatment and defect analysis", J. Vac. Sci. Technol. B 18(6), Nov/Dec 2000, pp.3572-3577

図5は、上記文献2に示されたナノインブリントリソグラフィ技術の方式を示す図である。図5(a)を参照して、本方式では、まず半導体基板203上のエッチング

対象レイヤ202上に、液体状態の光硬化型樹脂204が載せられ、クォーツモールド201でプレスされる。

【0009】図5(b)を参照して、光硬化型樹脂204がクォーツモールド201でプレスされた状態でUV (ultraviolet) 光205が照射される。クォーツモールド201はこのUV光に対して透明であるため、UV光205はクォーツモールド201を通じて光硬化型樹脂204に照射される。これにより、光硬化型樹脂204が硬化する。

【0010】図5(c)を参照して、この後、モールド201が光硬化型樹脂204から引き離され、光硬化型樹脂204にパターンが形成される。この光硬化型樹脂204のパターン底部に残った残渣204aとエッチング対象レイヤ202とがプラズマエッチングによりエッチングされる。

【0011】図5(d)を参照して、上記のエッチングにより、所望のパターンがエッチング対象レイヤ202に形成される。

【0012】図5に示す方式では、UV硬化型樹脂204を用いることにより基板温度を高温に上げる必要がなくなるため、パターンの位置ずれなどを抑制する効果がある。

【0013】

【発明が解決しようとする課題】図4に示す従来のナノインブリントリソグラフィはフォトレジスト102に対する機械的加工方法であるため、モールド101でプレスした領域にフォトレジスト102の残渣102aが必ず発生する。この残渣102aはドライエッチングなどの手法で除去する必要があるが、このエッチングによりレジストパターン102の形状が劣化したり、寸法制御性が劣化するという問題点があった。

【0014】また、図5に示す透明モールド201と光硬化型樹脂204との組合せによる常温でのナノインブリントでは、光硬化型樹脂204に形成されたパターンが収縮して、モールド201上のパターンサイズより小さくなるため、寸法制御性が悪くなる。さらにパターンサイズがより微細になっていくとモールド201上に形成されたパターン間に光が入りにくくなる。これにより、樹脂204に光エネルギーを十分に吸収させることが困難になり、微細パターン形成ができなくなるという問題点があった。

【0015】本発明は、上記のような問題点を解決するためになされたものであり、モールドをプレスすることにより得られたパターンの残渣をなくすことでエッチング工程をなくし、照射光の波長以下の微細パターンまで形成可能にすることを目的とするものである。

【0016】

【課題を解決するための手段】本発明の半導体装置の製造方法は、以下の工程を備えている。まずパターンの形成されたモールドがフォトレジストに押し付けられる。

モールドをフォトレジストに押し付けた状態で、照射光がモールドを通じてフォトレジストに選択的に照射される。フォトレジストを現像することにより、フォトレジストの照射光が照射されていない領域が除去されて、フォトレジストがパターンニングされる。

【0017】本発明の半導体装置の製造方法によれば、フォトレジストをモールドでプレスした状態で照射光を照射した後に現像することで、パターン間に残渣は生じなくなる。このため、残渣を除去するためのエッチングが不要となり、エッチングによるパターンの形状劣化や寸法制御性の劣化を防止することができる。

【0018】また、フォトレジストを用いているため、光硬化型樹脂を用いた場合のようなパターンの収縮は生じず、この点においても寸法制御性は良好となる。

【0019】上記の半導体装置の製造方法において、モールドは、フォトレジストに押し付けられる表面に凹凸よりなるパターンを有する基体と、その凹凸の凸部先端面に照射光の透過を遮る遮光膜とを有している。

【0020】これにより、基体凸部に圧縮されたネガ型のフォトレジスト部分は光を照射されないため、現像により除去でき、残渣の発生を防止することができる。

【0021】上記の半導体装置の製造方法において、基体は照射光に対して透明である。これにより、モールドをフォトレジストに押し付けた状態で、フォトレジストに照射光を照射することが可能となる。

【0022】上記の半導体装置の製造方法において好ましくは、基体およびフォトレジストの照射光に対する屈折率が等しい。

【0023】これにより、モールドとフォトレジストとの境界面での光学界面がなくなるため、パターンサイズが照射光の波長以下でもパターンの形成が容易となる。よって、微細パターンの形成が容易となる。

【0024】上記の半導体装置の製造方法において好ましくは、基体の凸部により圧縮されたフォトレジストの厚みが照射光の波長の1/4以下になるまで、モールドによりフォトレジストが加圧される。

【0025】これにより、フォトレジストは、基板との界面まで照射光のエネルギーを吸収することができる。

【0026】上記の半導体装置の製造方法において好ましくは、照射光はUV光およびエキシマ光のいずれかである。

【0027】このようにUV光、エキシマ光を用いて容易に微細パターンを形成することが可能となる。

【0028】上記の半導体装置の製造方法において好ましくは、モールドは、基板とパターン部との積層構造よりなる基体を有しており、基板とパターン部との両方が照射光に対して透明であり、かつパターン部およびフォトレジストの照射光に対する屈折率が等しい。

【0029】このように基板とパターン部との積層構造でも、単一構造のモールド基体と同様な効果を得ること

ができる。

【0030】上記の半導体装置の製造方法において、モールドをフォトレジストに押し付ける工程は、フォトレジストにブリベークを施すことによりフォトレジスト中の溶媒を放出し、かつフォトレジストを軟化点まで加熱した状態で行なわれる。

【0031】これにより、フォトレジストを容易にモールドによって加工することができる。

【0032】本発明の半導体装置製造用モールドは、フォトレジストにパターンを形成するためにフォトレジストに押し付ける半導体装置製造用モールドであって、フォトレジストに押し付けられる表面に凹凸よりなるパターンを有する基体と、その凹凸の凸部先端面に照射光の透過を遮る遮光膜とを備えたものである。

【0033】本発明の半導体装置製造用モールドによれば、フォトレジストをモールドでプレスした状態で照射光を照射した後に現像することで、パターン間に残渣は生じなくなる。このため、残渣を除去するためのエッチングが不要となり、エッチングによるパターンの形状劣化や寸法制御性の劣化を防止することができる。

【0034】また、この半導体装置製造用モールドを用いることで、光硬化型樹脂の代わりにフォトレジストを用いることができるため、光硬化型樹脂を用いた場合のようなパターンの収縮は生じない。

【0035】上記の半導体装置製造用モールドにおいて、基体はフォトレジストに照射する照射光に対して透明である。

【0036】これにより、モールドをフォトレジストに押し付けた状態でフォトレジストに照射光を照射することが可能となる。

【0037】上記の半導体装置製造用モールドにおいて好ましくは、基体の照射光に対する屈折率がフォトレジストの照射光に対する屈折率と等しい。

【0038】これにより、モールドとフォトレジストとの境界面での光学界面がなくなるため、パターンサイズが照射光の波長以下でもパターンの形状は容易となる。よって、微細パターンの形成が容易となる。

【0039】

【発明の実施の形態】以下、本発明の実施の形態について図に基づいて説明する。

【0040】（実施の形態1）図1は、本発明の実施の形態1における半導体装置の製造方法を工程順に示すフロー図である。図1（a）を参照して、まず基体1aと遮光膜1bとを有するモールド1が準備される。このモールド1の基体1aは表面に凹凸よりなる微細パターンを有しており、その凹凸の凸部先端面全面には遮光膜1bが形成されている。基体1aは照射光7に対して透明な材質よりなっており、たとえば石英よりなっている。また遮光膜1bは、照射光7の透過を遮る材質よりなっており、たとえばクロム（Cr）薄膜よりなっている。

【0041】次に、半導体基板3の表面上にたとえばネガ型のフォトレジスト2が塗布される。このフォトレジスト2は、ブリベークによってフォトレジスト2中の溶媒が放出され、かつフォトレジスト2の軟化点まで加熱される。

【0042】図1（b）を参照して、フォトレジスト2を軟化点まで加熱した状態で、モールド1がフォトレジスト2に押し付けられる。それによってフォトレジスト2は変形し、フォトレジスト2にパターン部（凸部）2bと残渣部（凹部）2cとが形成される。モールド1をフォトレジスト2に押し付けた状態で、モールド1側から照射光7がフォトレジスト2に照射される。モールド1は照射光7に対して透明な材質よりなっているため、照射光7はモールド1を通じてフォトレジスト2に照射される。ただし、遮光膜1bは照射光7を透過しない材質よりなっているため、フォトレジスト2の残渣部2cには照射光7は照射されない。

【0043】フォトレジスト2は、ネガ型よりなっているため、照射光7が照射されるパターン部2bではフォトレジスト2は照射光7のエネルギーを吸収して架橋反応を生じ、レジスト現像液に対して不溶となる。一方、残渣部2cには照射光7が照射されないため、フォトレジスト2は照射光7のエネルギーを吸収せず、架橋反応を生じないため、レジスト現像液に対して可溶のままである。この状態からモールド1がフォトレジスト2より引き離される。

【0044】図1（c）を参照して、モールドが引き離された後、フォトレジスト2がレジスト現像液によって現像される。このとき、フォトレジスト2のパターン部2bはレジスト現像液に対して不溶であるが、残渣部2cは可溶であるため、残渣部2c部分のフォトレジスト2のみが現像により除去されることになる。

【0045】図1（d）を参照して、上記現像により、パターン部2b間に位置するフォトレジスト2の残渣を除去することができる。

【0046】本実施の形態では、フォトレジスト2をモールド1でプレスした状態で照射光7を照射した後に現像することにより、フォトレジスト2のパターン部2b間の残渣を除去することができる。このため、残渣を除去するためのエッチングが不要となり、エッチングによるパターンの形状劣化や寸法制御性の劣化を防止することができる。

【0047】また、フォトレジスト2を用いているため、光硬化型樹脂を用いた場合のようなパターンの収縮は生じず、この点においても寸法制御性は良好となる。

【0048】（実施の形態2）図2は、本発明の実施の形態2における半導体装置の製造方法を説明するための概略断面図である。図2を参照して、本実施の形態は、モールド1の基体1aの材質、モールド1のパターンのサイズ、およびモールド1によるフォトレジスト2のブ

レスの程度において実施の形態1と異なる。

【0049】基体1aの照射光7に対する屈折率がフォトレジスト2の照射光7に対する屈折率と同じとなるような材質で基体1aは構成されている。モールド1のパターンは照射光7の波長よりも小さなパターンサイズを有しており、たとえばモールド1でプレスした領域のレジスト残渣部(凹部)2cの厚さTと同じサイズを有している。また、モールド1でプレスした領域のレジスト残渣部2cの厚さTが照射光7の波長の1/4以下になるまでモールド1はフォトレジスト2をプレスする。

【0050】なお、上記以外については、実施の形態1とはほぼ同じ装置構成および製造工程であるため、同一の部材については同一の符号を付し、その説明は省略する。

【0051】図2において一点鎖線で示す領域8は、照射光7が進入できる領域を示している。モールド1の基体1aの照射光7に対する屈折率がフォトレジスト2の照射光7に対する屈折率と等しいため、モールド1の基体1aとフォトレジスト2との光学界面がなくなる。これにより、領域8全体を照射光7は照射することになる。その結果、ネガ型のフォトレジスト2は、パターン部2bのみで照射光7のエネルギーを吸収することになるため、現像工程を施すことで残渣なくパターンを形成することが可能となる。

【0052】また、この方法では、モールド1の基体1aとフォトレジスト2との間に光学界面がなくなるため、形成したいパターンサイズが照射光7の波長以下の場合でも有効である。

【0053】また、モールド1でプレスした領域のレジスト残渣部2cの厚さTが照射光7の波長の1/4以下になるまで加圧することにより、フォトレジスト2のパターン部2bは基板3とフォトレジスト2との界面まで照射光7のエネルギーを吸収することができる。

【0054】(実施の形態3) 図3は、本発明の実施の形態3における半導体装置の製造方法を説明するための概略断面図である。図3を参照して、本実施の形態では、モールド1を構成する基体が基板1a₁とパターン部1a₂との積層構造によりなっている点において実施の形態1とは異なる。

【0055】基板1a₁の表面にパターン部1a₂が形成されることによって、モールド1の表面に凹凸よりなるパターンが形成される。またこのパターン部1a₂の先端表面全面には照射光7の透過を遮る遮光膜1bが形成されている。

【0056】基板1a₁およびパターン部1a₂の双方は、照射光7に対して透明な材質で構成されている。特にパターン部1a₂は、照射光7に対する屈折率がフォトレジスト2の屈折率とほぼ等しい材料で構成されている。

【0057】なお、これ以外の装置構成および製造方法

は上述した実施の形態1とはほぼ同じであるため、同一の部材については同一の符号を付し、その説明は省略する。

【0058】なお、本実施の形態においても、上述した実施の形態2と同様、モールド1でプレスした領域の残渣部2cの厚さTが照射光7の波長の1/4以下になるまで加圧することで、パターン領域部(凸部)2bは基板3とフォトレジスト2との界面まで照射光7のエネルギーを吸収することができる。

【0059】本実施の形態によれば、実施の形態1と同様の効果が得られるとともに、モールド1の基体を一体で準備する必要がなくなるため、その設計の自由度が高まる。

【0060】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0061】

【発明の効果】以上説明したように本発明の半導体装置の製造方法によれば、フォトレジストをモールドでプレスした状態で照射光を照射した後に現像することで、パターン間に残渣は生じなくなる。このため、残渣を除去するためのエッチングが不要となり、エッチングによるパターンの形状劣化や寸法制御性の劣化を防止することができる。

【0062】また、フォトレジストを用いているため、光硬化型樹脂を用いた場合のようなパターンの収縮は生じず、この点においても寸法制御性は良好となる。

【0063】上記の半導体装置の製造方法において、モールドは、フォトレジストに押し付けられる表面に凹凸よりなるパターンを有する基体と、その凹凸の凸部先端面に照射光の透過を遮る遮光膜とを有している。これにより、基体凸部に圧縮されたネガ型のフォトレジスト部分は光を照射されないため、現像により除去でき、残渣の発生を防止することができる。

【0064】上記の半導体装置の製造方法において、基体は照射光に対して透明である。これにより、モールドをフォトレジストに押し付けた状態で、フォトレジストに照射光を照射することが可能となる。

【0065】上記の半導体装置の製造方法において好ましくは、基体およびフォトレジストの照射光に対する屈折率が等しい。これにより、モールドとフォトレジストとの境界面での光学界面がなくなるため、パターンサイズが照射光の波長以下でもパターンの形成が容易となる。よって、微細パターンの形成が容易となる。

【0066】上記の半導体装置の製造方法において好ましくは、基体の凸部により圧縮されたフォトレジストの厚みが照射光の波長の1/4以下になるまで、モールド

10

20

30

40

50

によりフォトリソが加圧される。これにより、フォトリソは、基板との界面まで照射光のエネルギーを吸収することができる。

【0067】上記の半導体装置の製造方法において好ましくは、照射光はUV光およびエキシマ光のいずれかである。このようにUV光、エキシマ光を用いて容易に微細パターンを形成することが可能となる。

【0068】上記の半導体装置の製造方法において好ましくは、モールドは、基板とパターン部との積層構造よりなる基体を有しており、基板とパターン部との両方が照射光に対して透明であり、かつパターン部およびフォトリソの照射光に対する屈折率が等しい。このように基板とパターン部との積層構造でも、単一構造のモールド基体と同様な効果を得ることができる。

【0069】上記の半導体装置の製造方法において、モールドをフォトリソに押し付ける工程は、フォトリソにブリークを施すことによりフォトリソ中の溶媒を放出し、かつフォトリソを軟化点まで加熱した状態で行なわれる。これにより、フォトリソを容易にモールドによって加工することができる。

【0070】本発明の半導体装置製造用モールドによれば、フォトリソをモールドでプレスした状態で照射光を照射した後に現像することで、パターン間に残渣は生じなくなる。このため、残渣を除去するためのエッチングが不要となり、エッチングによるパターンの形状劣化や寸法制御性の劣化を防止することができる。

【0071】また、この半導体装置製造用モールドを用いることで、光硬化型樹脂の代わりにフォトリソを用いることができるため、光硬化型樹脂を用いた場合の*

*ようなパターンの収縮は生じない。

【0072】上記の半導体装置製造用モールドにおいて、基体はフォトリソに照射する照射光に対して透明である。これにより、モールドをフォトリソに押し付けた状態でフォトリソに照射光を照射することが可能となる。

【0073】上記の半導体装置製造用モールドにおいて好ましくは、基体の照射光に対する屈折率がフォトリソの照射光に対する屈折率と等しい。これにより、モールドとフォトリソとの境界面での光学界面がなくなるため、パターンサイズが照射光の波長以下でもパターンの形状は容易となる。よって、微細パターンの形成が容易となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1における半導体装置の製造方法を工程順に示すフロー図である。

【図2】 本発明の実施の形態2における半導体装置の製造方法を示す概略断面図である。

【図3】 本発明の実施の形態3における半導体装置の製造方法を示す概略断面図である。

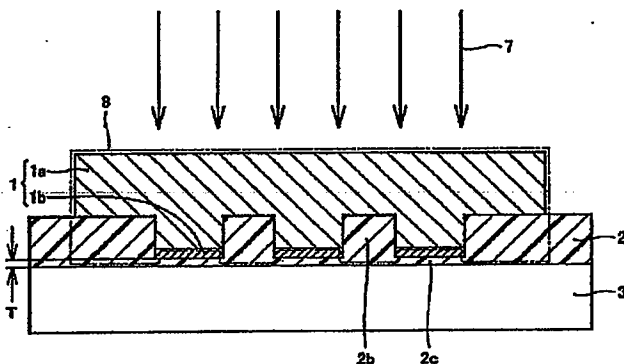
【図4】 文献1に開示されたナノインプリントリソグラフィ技術の基本原理解図である。

【図5】 文献2に開示されたナノインプリントリソグラフィ技術の他の方式を示す図である。

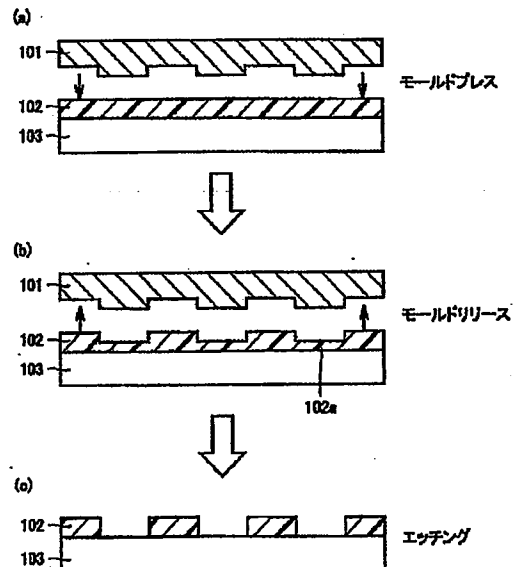
【符号の説明】

1 モールド、1a 基体、1a₁ 基板、1a₂ パターン部、1b 遮光膜、2 フォトリソ、2b 凸部、2c 凹部、3 半導体基板、7 照射光。

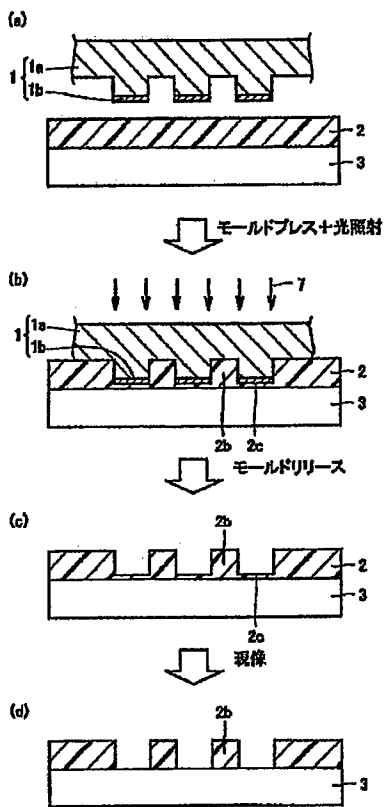
【図2】



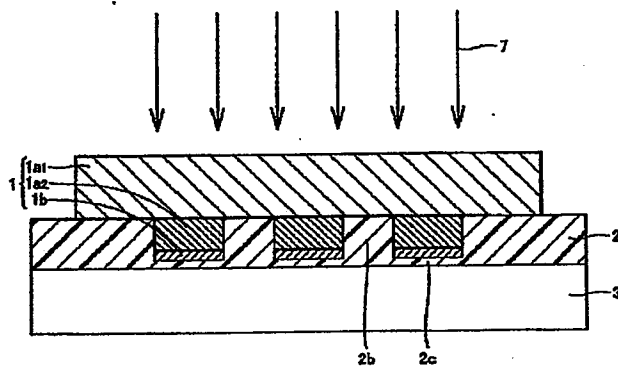
【図4】



【図1】



【図3】



【図5】

